

## IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Hirotaka KAWATA

Group Art Unit: 2825

Application No.: 09/617,441



Filed: July 14, 2000

Docket No.: 106310

5/ Priority P  
T. Steptoe  
11/30

For: ELECTRO-OPTICAL DEVICE AND ELECTRONIC EQUIPMENT USING THE SAME

CLAIM FOR PRIORITY

Director of the U.S. Patent and Trademark Office  
Washington, D.C. 20231

Sir:

The benefit of the filing dates of the following prior foreign applications filed in the following foreign country(ies) is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 11-203630, filed July 16, 1999; and

Japanese Patent Application No. 2000-198616, filed June 30, 2000.

In support of this claim, certified copies of said original foreign applications:

  X   are filed herewith.           were filed on            in Parent Application No.            filed           .

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of these documents.

Respectfully submitted,

James A. Oliff

Registration No. 27,075

Thu Anh Dang

Registration No. 41,544

JAO:TAD/cmj

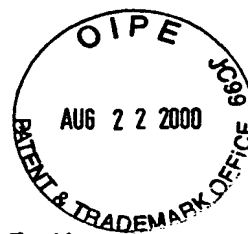
Date: August 22, 2000

OLIFF & BERRIDGE, PLC  
P.O. Box 19928  
Alexandria, Virginia 22320  
Telephone: (703) 836-6400

DEPOSIT ACCOUNT USE  
AUTHORIZATION  
Please grant any extension  
necessary for entry;  
Charge any fee due to our  
Deposit Account No. 15-0461

RECEIVED  
AUG 31 2000  
TC 2800 MAIL ROOM

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 7月16日

出 願 番 号

Application Number:

平成11年特許願第203630号

出 願 人

Applicant (s):

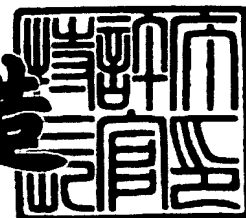
セイコーエプソン株式会社

RECEIVED  
AUG 31 2000  
TC 2800 MAIL ROOM

2000年 7月21日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



出証番号 出証特2000-3056816

【書類名】 特許願

【整理番号】 J0075232

【提出日】 平成11年 7月16日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 29/786

【発明の名称】 電気光学装置、及びこれを用いた電子機器

【請求項の数】 17

【発明者】

    【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

    【氏名】 川田 浩孝

【特許出願人】

    【識別番号】 000002369

    【氏名又は名称】 セイコーエプソン株式会社

    【代表者】 安川 英昭

【代理人】

    【識別番号】 100093388

    【弁理士】

    【氏名又は名称】 鈴木 喜三郎

    【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9

【選任した代理人】

    【識別番号】 100095728

    【弁理士】

    【氏名又は名称】 上柳 雅誉

【選任した代理人】

    【識別番号】 100107261

    【弁理士】

    【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9711684

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電気光学装置、及びこれを用いた電子機器

【特許請求の範囲】

【請求項 1】 基板上に複数の走査線と、前記複数の走査線に交差する複数のデータ線と、前記各走査線と前記各データ線に接続されたトランジスタと、前記トランジスタに接続された画素電極を有する電気光学装置であって、前記トランジスタを形成するゲート電極において、ゲート幅方向の両端部の少なくとも一部は前記トランジスタを形成する半導体領域の内部にあり、前記ゲート電極の両端部はゲート長方向に前記トランジスタを形成する半導体領域の外部まで延在されていることを特徴とした電気光学装置。

【請求項 2】 上記トランジスタを形成する半導体層が、単結晶シリコンであることを特徴とした請求項 1 記載の電気光学装置。

【請求項 3】 上記トランジスタを形成する半導体層が、多結晶シリコンであることを特徴とした請求項 1 記載の電気光学装置。

【請求項 4】 上記基板が、絶縁物質であることを特徴とした請求項 1 ～ 3 記載の電気光学装置。

【請求項 5】 上記基板が、石英基板であることを特徴とした請求項 1 ～ 3 記載の電気光学装置。

【請求項 6】 上記基板が、ガラス基板であることを特徴とした請求項 1 ～ 3 記載の電気光学装置。

【請求項 7】 基板上に複数の走査線と、前記複数の走査線に交差する複数のデータ線と、前記各走査線と前記各データ線に接続されたトランジスタと、前記トランジスタに接続された画素電極を有する電気光学装置であって、前記トランジスタを形成するゲート電極において、ゲート幅方向の両端部の少なくとも一部は前記トランジスタを形成する半導体領域の内部にあり、前記ゲート電極の両端部はゲート長方向に前記トランジスタを形成する半導体領域の外部まで延在され、前記ゲート幅方向の両端部から引き出された前記トランジスタのチャネル領域の少なくとも一方は電氣的に接続されることを特徴とした電気光学装置。

【請求項 8】 上記トランジスタのチャンネル領域と電氣的に接続する配線が、容量線であることを特徴とした請求項 7 に記載の電気光学装置。

【請求項 9】 上記トランジスタを P チャンネルトランジスタで構成し、前記 P チャンネルトランジスタのチャンネル領域と電氣的に接続される上記容量線に電源電位を供給することを特徴とした請求項 7 ～ 8 記載の電気光学装置。

【請求項 1 0】 上記トランジスタを N チャンネルトランジスタで構成し、前記 N チャンネルトランジスタのチャンネル領域と電氣的に接続される上記容量線に接地電位を供給することを特徴とした請求項 7 ～ 8 記載の電気光学装置。

【請求項 1 1】 上記トランジスタを形成する半導体層が、単結晶シリコンであることを特徴とした請求項 7 ～ 1 0 記載の電気光学装置。

【請求項 1 2】 上記トランジスタを形成する半導体層が、多結晶シリコンであることを特徴とした請求項 7 ～ 1 0 記載の電気光学装置。

【請求項 1 3】 上記基板が、絶縁物質であることを特徴とした請求項 7 ～ 1 2 記載の電気光学装置。

【請求項 1 4】 上記基板が、石英基板であることを特徴とした請求項 7 ～ 1 2 記載の電気光学装置。

【請求項 1 5】 上記基板が、ガラス基板であることを特徴とした請求項 7 ～ 1 2 記載の電気光学装置。

【請求項 1 6】 前記基板の半導体層が形成された面と対向するように配置された他の基板と、

これら 2 枚の基板の間に挟持され、前記半導体層に形成されたトランジスタ素子により駆動される液晶と

を更に具備することを特徴とする請求項 1 から請求項 1 5 のうちいずれか 1 項に記載の電気光学装置。

【請求項 1 7】 光源と、  
前記光源から出射される光が入射されて画像情報に対応した変調を施す、請求項 1 6 に記載の電気光学装置と、

前記電気光学装置により変調された光を投射する投射手段と  
を具備することを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、基板上に半導体層を形成した電気光学装置、及びこれを用いた電子機器に関する。特に、半導体層上のゲート電極の両端部をゲート長方向に半導体層の外部まで延在した電気光学装置、及びこれを用いた電子機器に関する。

【0002】

【従来の技術】

絶縁基体上にシリコン薄膜を形成し、そのシリコン薄膜に半導体デバイスを形成するSOI技術は、素子の高速化や低消費電力化、高集積化等の利点を有することから広く研究されている。

【0003】

このSOI技術の1つとして、単結晶シリコン基板の貼り合わせによるSOI基板の作製技術がある。一般に貼り合わせ法と呼ばれるこの手法は、単結晶シリコン基板と支持基板を水素結合力を利用して貼り合わせた後、熱処理によって貼り合わせ強度の強化がなされ、次いで単結晶シリコン基板の研削や研磨、またはエッチングによって薄膜の単結晶シリコン層を支持基板上に形成するものである。この手法では、直接単結晶のシリコン基板を薄膜化するために、シリコン薄膜の結晶性に優れ、高性能のデバイスを作成できる。

【0004】

また、この貼り合わせ法を応用したものとして、単結晶シリコン基板に水素イオンを注入し、これを支持基板と貼り合わせた後、熱処理によって薄膜シリコン層を単結晶シリコン基板の水素注入領域から分離する手法（US Patent 5 374 564）や、表面を多孔質化したシリコン基板上に単結晶シリコン層をエピタキシャル成長させ、これを支持基板と貼り合わせた後にシリコン基板を除去し、多孔質シリコン層をエッチングすることにより支持基板上にエピタキシャル単結晶シリコン薄膜を形成する手法（特開平4-346418）などが知られている。このような貼り合わせ法によるSOI基板は通常バルク半導体基板と同様に、さまざまなデバイスの作製に用いられているが、従来のバルク基板と異な

る特徴として、支持基板に様々な材料を使用することが可能な点を挙げることができる。すなわち支持基板として通常のシリコン基板はもちろんのこと、透明な石英、あるいはガラス基板などを用いることができる。透明な基板上に単結晶シリコン薄膜を形成することによって、光透過性を必要とするデバイス、例えば透過型の液晶表示デバイスなどにも結晶性に優れた単結晶シリコンを用いて高性能なトランジスタ素子を形成することが可能となる。

#### 【0005】

ところで、通常のシリコン基板上のMOSFET (Metal Oxide Semiconductor Field Effect Transistor) では、MOSFET領域を分離するフィールド酸化膜（いわゆるLOCOS）の下部の不純物濃度をウエル濃度より高くすることにより寄生MOSFETが駆動する事を妨げている。

#### 【0006】

##### 【発明が解決しようとする課題】

ところで、液晶装置等の電気光学装置では、例えばTFTアレイのスイッチング手段を構成するトランジスタ素子は酸化絶縁膜により完全に分離されている。その際、トランジスタ素子を構成する半導体層の端部に寄生MOSFETが生成する。上記の構造を図4、図5を用いて説明する。図4は半導体層の分離にいわゆるメサエッチ法を用いたTFTのゲート幅方向の断面図である。メサエッチした半導体層1にゲート酸化膜2を形成する。ゲート酸化膜2上にはゲート電極3を形成する。上述した構成では、図中円で示した半導体層端部の肩40に電界が集中する。そのため、この部分は本来の閾値より小さい閾値を持った寄生MOSFETとなる。このような寄生MOSFETを抑えるために、従来は半導体層端部の肩40の不純物濃度を高くしてきた。図5は半導体層の分離にいわゆるLOCOS分離を用いたTFTのゲート幅方向の断面図である。LOCOS分離した半導体層1をゲート酸化しゲート電極3を形成すると、図中円で示した半導体層端部50は膜厚が薄くなる。そのため、この部分は本来の閾値より小さい閾値を持った寄生MOSFETとなる。このような寄生MOSFETを抑えるために、従来は半導体層端部50の不純物濃度を高くしてきた。



## 【0007】

以上、説明してきたように、トランジスタ素子を構成する半導体層の端部での寄生MOSFETの生成は、その部分の不純物濃度を高めることにより妨げることができる。このような不純物濃度の高い領域を作成するには、通常フォト工程により注入領域を選択する必要がある。また、注入した不純物を活性化させるためのアニール工程が必要である。アニール工程中、注入した不純物が拡散する。つまり、上記の不純物濃度を高めた領域は、フォト工程の精度と不純物の拡散による拡がりの二つの要素によって決定される。したがって、このような不純物濃度を高めた領域を精度良く作成することは困難である。この不純物濃度を高めた領域はトランジスタの幅を決定するため、このようなトランジスタ素子を液晶等のスイッチング素子として用いると、素子能力にばらつきが生じ、表示ムラとなる課題がある。

## 【0008】

本発明は、かかる課題を解決するためになされたもので、絶縁膜により覆われた半導体層からなるトランジスタ素子が寄生MOSFETにより誤動作するのを防止し、素子の電気的特性を均一化させることができる電気光学装置、及びこれを用いた電子機器を提供することを目的としている。

## 【0009】

## 【課題を解決するための手段】

かかる課題を解決するため、本発明の電気光学装置は、基板上に複数の走査線と、前記複数の走査線に交差する複数のデータ線と、前記各走査線と前記各データ線に接続されたトランジスタと、前記トランジスタに接続された画素電極を有する電気光学装置であって、前記トランジスタを形成するゲート電極において、ゲート幅方向の両端部の少なくとも一部は前記トランジスタを形成する半導体領域の内部にあり、前記ゲート電極の両端部はゲート長方向に前記トランジスタを形成する半導体領域の外部まで延在されていることを特徴とする。

## 【0010】

本発明のかかる構成によれば、半導体層のチャネル部の端部上には、ゲート電極がないための寄生MOSFETが生成することを防ぐことができる。また、ゲ-

ト長方向にゲート電極の端部を延在することにより、ソース・ドレイン領域との分離も容易に行うことができる。また、前記トランジスタのゲート幅は、ゲート電極のエッチングのみで制定できるため、トランジスタ毎のばらつきを小さく抑えることができる。

【 0 0 1 1 】

本発明の電気光学装置は、上記トランジスタを形成する半導体層が、単結晶シリコンであることを特徴とする。

【 0 0 1 2 】

本発明のかかる構成によれば、半導体層が単結晶シリコンのため、能力の高い素子を作成することが可能になる。

【 0 0 1 3 】

本発明の電気光学装置は、上記トランジスタを形成する半導体層が、多結晶シリコンであることを特徴とする。

【 0 0 1 4 】

本発明のかかる構成によれば、半導体層が多結晶シリコンのため、安価に電気光学装置を作成することが可能となる。

【 0 0 1 5 】

本発明の電気光学装置は、上記基板が、絶縁物質であることを特徴とする。本発明のかかる構成によれば、透明の基板を使用することが可能となり、光透過性の電気光学装置に適用することができる。

【 0 0 1 6 】

本発明の電気光学装置は、上記基板が、石英基板であることを特徴とする。本発明のかかる構成によれば、石英基板を用いることで、1000℃以上の高温プロセスを適用することができ、能力の高い素子を作成することができる。

【 0 0 1 7 】

本発明の電気光学装置は、上記基板が、ガラス基板であることを特徴とする。

【 0 0 1 8 】

本発明のかかる構成によれば、ガラス基板を用いることで、大面積の基板に素子を作成でき、安価に電気光学装置を製造する事ができる。

## 【0019】

本発明の電気光学装置は、基板上に複数の走査線と、前記複数の走査線に交差する複数のデータ線と、前記各走査線と前記各データ線に接続されたトランジスタと、前記トランジスタに接続された画素電極を有する電気光学装置であって、前記トランジスタを形成するゲート電極において、ゲート幅方向の両端部の少なくとも一部は前記トランジスタを形成する半導体領域の内部にあり、前記ゲート電極の両端部はゲート長方向に前記トランジスタを形成する半導体領域の外部まで延在され、前記ゲート幅方向の両端部から引き出された前記トランジスタのチャネル領域の少なくとも一方は電氣的に接続されることを特徴とする。

## 【0020】

本発明のかかる構成によれば、トランジスタのチャネル領域を電氣的に接続することにより、いわゆる基板浮遊効果を防ぐことができ、ソース・ドレイン間耐圧の高い電気光学装置を製造することができる。

## 【0021】

本発明の電気光学装置は、上記トランジスタのチャネル領域と電氣的に接続する配線が、容量線であることを特徴とする。

## 【0022】

本発明のかかる構成によれば、トランジスタのチャネル領域を電氣的に接続する配線を新たに用意する必要が無く、光透過型の電気光学装置では開口率を高くでき、明るい電気光学装置を製造することができる。

## 【0023】

本発明の電気光学装置は、上記トランジスタをPチャネルトランジスタで構成し、前記Pチャネルトランジスタのチャネル領域と電氣的に接続される上記容量線に電源電位を供給することを特徴とする。

## 【0024】

本発明のかかる構成によれば、上記Pチャネルトランジスタのチャネル領域に電源電位を供給することにより、上記Pチャネルトランジスタのソース・ドレイン間耐圧を高めることができる。また、供給する電位が電源電位のため、新たな電位を作り出す必要が無く、回路構成を簡素化できる。

## 【0025】

本発明の電気光学装置は、上記トランジスタをNチャネルトランジスタで構成し、前記Nチャネルトランジスタのチャネル領域と電氣的に接続される上記容量線に接地電位を供給することを特徴とする。

## 【0026】

本発明のかかる構成によれば、上記Nチャネルトランジスタのチャネル領域に接地電位を供給することにより、上記Nチャネルトランジスタのソース・ドレイン間耐圧を高めることができる。また、供給する電位が接地電位のため、新たな電位を作り出す必要が無く、回路構成を簡素化できる。

## 【0027】

本発明の電気光学装置は、上記トランジスタを形成する半導体層が、単結晶シリコンであることを特徴とする。

## 【0028】

本発明のかかる構成によれば、半導体層が単結晶シリコンのため、能力の高い素子を作成することが可能になる。

## 【0029】

本発明の電気光学装置は、上記トランジスタを形成する半導体層が、多結晶シリコンであることを特徴とする。

## 【0030】

本発明のかかる構成によれば、半導体層が多結晶シリコンのため、安価に電気光学装置を作成することが可能となる。

## 【0031】

本発明の電気光学装置は、上記基板が、絶縁物質であることを特徴とする。本発明のかかる構成によれば、透明の基板を使用することが可能となり、光透過性の電気光学装置に適用することができる。

## 【0032】

本発明の電気光学装置は、上記基板が、石英基板であることを特徴とする。本発明のかかる構成によれば、石英基板を用いることで、1000℃以上の高温プロセスを適用することができ、能力の高い素子を作成することができる。

【 0 0 3 3 】

本発明の電気光学装置は、上記基板が、ガラス基板であることを特徴とする。

【 0 0 3 4 】

本発明のかかる構成によれば、ガラス基板を用いることで、大面積の基板に素子を作成でき、安価に電気光学装置を製造する事ができる。

【 0 0 3 5 】

本発明の電気光学装置は、前記基板の半導体層が形成された面と対向するように配置された他の基板と、これら 2 枚の基板の間に挟持され、前記半導体層に形成されたトランジスタ素子により駆動される液晶とを更に具備することを特徴とする。

【 0 0 3 6 】

本発明の電子機器は、光源と、前記光源から出射される光が入射されて画像情報に対応した変調を施す、上記の電気光学装置と、前記電気光学装置により変調された光を投射する投射手段とを具備することを特徴とする。

【 0 0 3 7 】

【発明の実施の形態】

以下、本発明の好適な実施例を図面に基づいて説明する。

【 0 0 3 8 】

(本実施の形態の液晶パネル用基板の構造の説明)

図 1 は本発明の一実施形態に係る電気光学装置としての液晶装置の画像形成領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。図 1 において、本実施の形態による液晶装置の画像表示領域を構成するマトリクス状に形成された複数の画素は、マトリクス状に複数形成された画素電極 9 a と画素電極 9 a を制御するためのトランジスタとしての T F T 3 0 からなり、画像信号が供給されるデータ線 6 a が当該 T F T 3 0 のソースに電氣的に接続されている。データ線 6 a に書き込む画像信号 S 1、S 2、…、S n は、この順に線順次に供給しても構わないし、相隣接する複数のデータ線 6 a 同士に対して、グループ毎に供給するようにしても良い。また、T F T 3 0 のゲートに走査線 3 a が電氣的に接続されており、所定のタイミングで、走査線 3 a に

パルス的に走査信号  $G_1$ 、 $G_2$ 、…、 $G_m$ を、この順に線順次で印加するように構成されている。画素電極 9 a は、T F T 3 0 のドレインに電氣的に接続されており、スイッチング素子である T F T 3 0 を一定期間だけそのスイッチを閉じることにより、データ線 6 a から供給される画像信号  $S_1$ 、 $S_2$ 、…、 $S_n$  を所定のタイミングで書き込む。画素電極 9 a を介して液晶に書き込まれた所定レベルの画像信号  $S_1$ 、 $S_2$ 、…、 $S_n$  は、対向基板（後述する）に形成された対向電極（後述する）との間で一定期間保持される。ここで、保持された画像信号がリークするのを防ぐために、画素電極 9 a と対向電極との間に形成される液晶容量と並列に蓄積容量 7 0 を付加する。これにより、保持特性は更に改善され、コントラスト比の高い液晶装置が実現できる。本実施の形態では特に、このような蓄積容量 7 0 を形成するために、後述の如く走査線と同層あるいは、導電性の遮光膜を利用して低抵抗化された容量線 3 b を設けている。

## 【 0 0 3 9 】

図 2 は、データ線、走査線、画素電極、遮光膜等が形成された T F T アレイ基板の相隣接する複数の画素群の平面図である。図 2 において、液晶装置の T F T アレイ基板上には、マトリクス状に複数の透明な画素電極 9 a（点線部により輪郭が示されている）が設けられており、画素電極 9 a の縦横の境界に各々沿ってデータ線 6 a、走査線 3 a 及び容量線 3 b が設けられている。データ線 6 a は、コンタクトホール 5 を介して単結晶シリコン層の半導体層 1 a のうち後述のソース領域に電氣的接続されており、画素電極 9 a は、コンタクトホール 8 を介して半導体層 1 a のドレイン領域に電氣的接続されている。また、半導体層 1 a のうちチャネル領域に対向するように走査線 3 a が配置されており、走査線 3 a はゲート電極として機能する。

## 【 0 0 4 0 】

容量線 3 b は、走査線 3 a に沿ってほぼ直線状に伸びる本線部（即ち、平面的に見て、走査線 3 a に沿って形成された第 1 領域）と、データ線 6 a と交差する箇所からデータ線 6 a に沿って前段側（図中、上向き）に突出した突出部（即ち、平面的に見て、データ線 6 a に沿って延設された第 2 領域）とを有する。

## 【 0 0 4 1 】

そして、図 2 の半導体層 1 a を形成する領域の下部には図中には示さないが、複数の第 1 遮光膜が設けられている。より具体的には、第 1 遮光膜は夫々、画素部において半導体層 1 a のチャネル領域を含む T F T を T F T アレイ基板の側から見て覆う位置に設けられており、更に、容量線 3 b の本線部に対向して走査線 3 a に沿って直線状に伸びる本線部と、データ線 6 a と交差する箇所からデータ線 6 a に沿って隣接する段側（即ち、図中下向き）に突出した突出部とを有する。第 1 遮光膜の各段（画素行）における下向きの突出部の先端は、データ線 6 a 下において次段における容量線 3 b の上向きの突出部の先端と重ねられている。

## 【 0 0 4 2 】

図 3 は、図 2 中の T F T を拡大した平面図である。ここで、ゲート長方向とは図 2 中でデータ線 6 a が伸びている方向であり、ゲート幅方向とはゲート長方向と直交する方向である。半導体層 1 a はメサエッチ法または L O C O S 法等により、他の半導体層と電氣的に完全に分離されている。半導体層 1 a 上には絶縁膜は介してゲート電極 3 が設けられている。ゲート電極 3 のゲート幅方向の両端部のうち少なくとも一部は半導体層 1 a 上に有り、通常の T F T のゲート電極の様に半導体層 1 a の外側まで延在されていない。また、ゲート電極 3 の両端部はゲート長方向に延在され、半導体層 1 a の外側まで伸びている。さらにゲート幅方向にゲート電極 3 の外側まで延在された半導体層 1 a の少なくとも一方には容量線 3 b と電氣的に接続するためのコンタクトホール 7 が設けられている。

## 【 0 0 4 3 】

本実施形態によれば、半導体層 1 a のチャネル部の端部上には、ゲート電極がないための寄生 M O S F E T が生成することを防ぐことができる。また、ゲート長方向にゲート電極の端部を延在することにより、ソース・ドレイン領域との分離も容易に行うことができる。また、T F T のゲート幅は、ゲート電極のエッチングのみで制定できるため、T F T 毎のばらつきを小さく抑えることができる。さらに、T F T のチャネル部の電位を固定することができるため、基板浮遊効果を生じさせることなく、高いソース・ドレイン間電圧を使用することができる。

## 【0044】

## (液晶装置の全体構成)

以上のように構成された液晶装置の各実施の形態の全体構成を図6及び図7を参照して説明する。尚、図6は、TFTアレイ基板10をその上に形成された各構成要素と共に対向基板20の側から見た平面図であり、図7は、対向基板20を含めて示す図6のH-H'断面図である。

## 【0045】

図6において、TFTアレイ基板10の上には、シール材52がその縁に沿って設けられており、その内側に並行して、例えば第2遮光膜23と同じ或いは異なる材料から成る額縁としての第2遮光膜53が設けられている。シール材52の外側の領域には、データ線駆動回路101及び実装端子102がTFTアレイ基板10の一辺に沿って設けられており、走査線駆動回路104が、この一辺に隣接する2辺に沿って設けられている。走査線3aに供給される走査信号遅延が問題にならないのならば、走査線駆動回路104は片側だけでも良いことは言うまでもない。また、データ線駆動回路101を画面表示領域の辺に沿って両側に配列してもよい。例えば奇数列のデータ線6aは画面表示領域の一方の辺に沿って配設されたデータ線駆動回路から画像信号を供給し、偶数列のデータ線は前記画面表示領域の反対側の辺に沿って配設されたデータ線駆動回路から画像信号を供給するようにしてもよい。この様にデータ線6aを櫛歯状に駆動するようにすれば、データ線駆動回路の占有面積を拡張することができるため、複雑な回路を構成することが可能となる。更にTFTアレイ基板10の残る一辺には、画面表示領域の両側に設けられた走査線駆動回路104間をつなぐための複数の配線105が設けられている。また、対向基板20のコーナー部の少なくとも1箇所においては、TFTアレイ基板10と対向基板20との間で電氣的導通をとるための導通材106が設けられている。そして、図7に示すように、シール材52とほぼ同じ輪郭を持つ対向基板20が当該シール材52によりTFTアレイ基板10に固着されている。

## 【0046】

以上の液晶装置のTFTアレイ基板10上には更に、製造途中や出荷時の当該



液晶装置の品質、欠陥等を検査するための検査回路等を形成してもよい。また、データ線駆動回路 101 及び走査線駆動回路 104 を TFT アレイ基板 10 の上に設ける代わりに、例えば TAB（テープオートメイテッドボンディング基板）上に実装された駆動用 LSI に、TFT アレイ基板 10 の周辺部に設けられた異方性導電フィルムを介して電氣的及び機械的に接続するようにしてもよい。また、対向基板 20 の投射光が入射する側及び TFT アレイ基板 10 の出射光が出射する側には各々、例えば、TN（ツイステッドネマティック）モード、STN（スーパー TN）モード、D-STN（デュアルスキャン-STN）モード等の動作モードや、ノーマリーホワイトモード／ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光手段などが所定の方角で配置される。

## 【0047】

以上説明した液晶装置は、例えばカラー液晶プロジェクタ（投射型表示装置）に適用される場合には、3 枚の液晶装置が RGB 用のライトバルブとして各々用いられ、各パネルには各々 RGB 色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々入射されることになる。従って、その場合には上記実施の形態で示したように、対向基板 20 に、カラーフィルタは設けられていない。しかしながら、第 2 遮光膜 23 の形成されていない画素電極 9a に対向する所定領域に RGB のカラーフィルタをその保護膜と共に、対向基板 20 上に形成してもよい。このようにすれば、液晶プロジェクタ以外の直視型や反射型のカラー液晶テレビなどのカラー液晶装置に各実施の形態における液晶装置を適用できる。更に、対向基板 20 上に 1 画素 1 個対応するようにマイクロレンズを形成してもよい。このようにすれば、入射光の集光効率を向上することで、明るい液晶装置が実現できる。更にまた、対向基板 20 上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB 色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー液晶装置が実現できる。

## 【0048】

以上説明した各実施の形態における液晶装置では、従来と同様に入射光を対向基板 20 の側から入射することとしたが、第 1 遮光膜を設けているので、TFT

アレ基板 1 0 の側から入射光を入射し、対向基板 2 0 の側から出射するようにしても良い。即ち、このように液晶装置を液晶プロジェクタに取り付けても、半導体層 1 a のチャンネル領域及び L D D 領域に光が入射することを防ぐことが出来、高画質の画像を表示することが可能である。ここで、従来は、T F T アレイ基板 1 0 の裏面側での反射を防止するために、反射防止用の A R ( A n t i - r e f l e c t i o n ) 被膜された偏光手段を別途配置したり、A R フィルムを貼り付ける必要があった。しかし、各実施の形態では、T F T アレイ基板 1 0 の表面と半導体層 1 a の少なくともチャンネル領域及び L D D 領域との間に第 1 遮光膜が形成されているため、このような A R 被膜された偏光手段や A R フィルムを用いたり、T F T アレイ基板 1 0 そのものを A R 処理した基板を使用する必要がなくなる。従って、各実施の形態によれば、材料コストを削減でき、また偏光手段の貼り付け時に、ごみ、傷等により、歩留まりを落とすことがなく大変有利である。また、耐光性が優れているため、明るい光源を使用したり、偏光ビームスプリッタにより偏光変換して、光利用効率を向上させても、光によるクロストーク等の画質劣化を生じない。

【 0 0 4 9 】

(電子機器)

上記の液晶装置を用いた電子機器の一例として、投射型表示装置の構成について、図 8 を参照して説明する。図 8 において、投射型表示装置 1 1 0 0 は、上述した液晶装置を 3 個用意し、夫々 R G B 用の液晶装置 9 6 2 R、9 6 2 G 及び 9 6 2 B として用いた投射型液晶装置の光学系の概略構成図を示す。本例の投射型表示装置の光学系には、前述した光源装置 9 2 0 と、均一照明光学系 9 2 3 が採用されている。そして、投射型表示装置は、この均一照明光学系 9 2 3 から出射される光束 W を赤 ( R )、緑 ( G )、青 ( B ) に分離する色分離手段としての色分離光学系 9 2 4 と、各色光束 R、G、B を変調する変調手段としての 3 つのライトバルブ 9 2 5 R、9 2 5 G、9 2 5 B と、変調された後の色光束を再合成する色合成手段としての色合成プリズム 9 1 0 と、合成された光束を投射面 1 0 0 の表面に拡大投射する投射手段としての投射レンズユニット 9 0 6 を備えている。また、青色光束 B を対応するライトバルブ 9 2 5 B に導く導光系 9 2 7 をも備

えている。

【0050】

均一照明光学系923は、2つのレンズ板921、922と反射ミラー931を備えており、反射ミラー931を挟んで2つのレンズ板921、922が直交する状態に配置されている。均一照明光学系923の2つのレンズ板921、922は、それぞれマトリクス状に配置された複数の矩形レンズを備えている。光源装置920から出射された光束は、第1のレンズ板921の矩形レンズによって複数の部分光束に分割される。そして、これらの部分光束は、第2のレンズ板922の矩形レンズによって3つのライトバルブ925R、925G、925B付近で重畳される。従って、均一照明光学系923を用いることにより、光源装置920が出射光束の断面内で不均一な照度分布を有している場合でも、3つのライトバルブ925R、925G、925Bを均一な照明光で照明することが可能となる。

【0051】

各色分離光学系924は、青緑反射ダイクロイックミラー941と、緑反射ダイクロイックミラー942と、反射ミラー943から構成される。まず、青緑反射ダイクロイックミラー941において、光束Wに含まれている青色光束Bおよび緑色光束Gが直角に反射され、緑反射ダイクロイックミラー942の側に向かう。赤色光束Rはこのミラー941を通過して、後方の反射ミラー943で直角に反射されて、赤色光束Rの出射部944からプリズムユニット910の側に出射される。

【0052】

次に、緑反射ダイクロイックミラー942において、青緑反射ダイクロイックミラー941において反射された青色、緑色光束B、Gのうち、緑色光束Gのみが直角に反射されて、緑色光束Gの出射部945から色合成光学系の側に出射される。緑反射ダイクロイックミラー942を通過した青色光束Bは、青色光束Bの出射部946から導光系927の側に出射される。本例では、均一照明光学素子の光束Wの出射部から、色分離光学系924における各色光束の出射部944、945、946までの距離がほぼ等しくなるように設定されている。

## 【 0 0 5 3 】

色分離光学系 9 2 4 の赤色、緑色光束 R、G の出射部 9 4 4、9 4 5 の出射側には、それぞれ集光レンズ 9 5 1、9 5 2 が配置されている。したがって、各出射部から出射した赤色、緑色光束 R、G は、これらの集光レンズ 9 5 1、9 5 2 に入射して平行化される。

## 【 0 0 5 4 】

このように平行化された赤色、緑色光束 R、G は、ライトバルブ 9 2 5 R、9 2 5 G に入射して変調され、各色光に対応した画像情報が付加される。すなわち、これらの液晶装置は、不図示の駆動手段によって画像情報に応じてスイッチング制御されて、これにより、ここを通過する各色光の変調が行われる。一方、青色光束 B は、導光系 9 2 7 を介して対応するライトバルブ 9 2 5 B に導かれ、ここにおいて、同様に画像情報に応じて変調が施される。尚、本例のライトバルブ 9 2 5 R、9 2 5 G、9 2 5 B は、それぞれさらに入射側偏光手段 9 6 0 R、9 6 0 G、9 6 0 B と、出射側偏光手段 9 6 1 R、9 6 1 G、9 6 1 B と、これらの間に配置された液晶装置 9 6 2 R、9 6 2 G、9 6 2 B とからなる液晶ライトバルブである。

## 【 0 0 5 5 】

導光系 9 2 7 は、青色光束 B の出射部 9 4 6 の出射側に配置した集光レンズ 9 5 4 と、入射側反射ミラー 9 7 1 と、出射側反射ミラー 9 7 2 と、これらの反射ミラーの間に配置した中間レンズ 9 7 3 と、ライトバルブ 9 2 5 B の手前側に配置した集光レンズ 9 5 3 とから構成されている。集光レンズ 9 4 6 から出射された青色光束 B は、導光系 9 2 7 を介して液晶装置 9 6 2 B に導かれて変調される。各色光束の光路長、すなわち、光束 W の出射部から各液晶装置 9 6 2 R、9 6 2 G、9 6 2 B までの距離は青色光束 B が最も長くなり、したがって、青色光束の光量損失が最も多くなる。しかし、導光系 9 2 7 を介在させることにより、光量損失を抑制することができる。

## 【 0 0 5 6 】

各ライトバルブ 9 2 5 R、9 2 5 G、9 2 5 B を通って変調された各色光束 R、G、B は、色合成プリズム 9 1 0 に入射され、ここで合成される。そして、こ

の色合成プリズム 910 によって合成された光が投射レンズユニット 906 を介して所定の位置にある投射面 100 の表面に拡大投射されるようになっている。

## 【0057】

本例では、液晶装置 962R、962G、962B には、TFT の下側に遮光層が設けられているため、当該液晶装置 962R、962G、962B からの投射光に基づく液晶プロジェクタ内の投射光学系による反射光、投射光が通過する際の TFT アレイ基板の表面からの反射光、他の液晶装置から出射した後に投射光学系を突き抜けてくる投射光の一部等が、戻り光として TFT アレイ基板の側から入射しても、画素電極のスイッチング用の TFT のチャンネルに対する遮光を十分に行うことができる。

## 【0058】

このため、小型化に適したプリズムユニットを投射光学系に用いても、各液晶装置 962R、962G、962B とプリズムユニットとの間において、戻り光防止用のフィルムを別途配置したり、偏光手段に戻り光防止処理を施したりすることが不要となるので、構成を小型且つ簡易化する上で大変有利である。

## 【0059】

また、本実施の形態では、戻り光による TFT のチャンネル領域への影響を抑えることができるため、液晶装置に直接戻り光防止処理を施した偏光手段 961R、961G、961B を貼り付けなくてもよい。そこで、図 8 に示されるように、偏光手段を液晶装置から離して形成、より具体的には、一方の偏光手段 961R、961G、961B はプリズムユニット 910 に貼り付け、他方の偏光手段 960R、960G、960B は集光レンズ 953、945、944 に貼り付けることが可能である。このように、偏光手段をプリズムユニットあるいは集光レンズに貼り付けることにより、偏光手段の熱は、プリズムユニットあるいは集光レンズで吸収されるため、液晶装置の温度上昇を防止することができる。

## 【0060】

また、図示を省略するが、液晶装置と偏光手段とを離間形成することにより、液晶装置と偏光手段との間には空気層ができるため、冷却手段を設け、液晶装置と偏光手段との間に冷風等の送風を送り込むことにより、液晶装置の温度上昇を

さらに防ぐことができ、液晶装置の温度上昇による誤動作を防ぐことができる。

【0061】

上述の本実施形態では液晶装置を用いて説明したが、これに限るものではなく、エレクトロルミネッセンス、あるいはプラズマディスプレイ等の電気光学装置にも本実施形態は適用可能である。

【図面の簡単な説明】

【図1】

本発明の一実施形態における液晶装置の画像形成領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路図である。

【図2】

液晶装置の一実施形態におけるデータ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。

【図3】

図2のTFTアレイ部を拡大した平面図である。

【図4】

従来のメサエッチされたTFTのゲート幅方向の断面図である。

【図5】

従来のLOCOS分離されたTFTのゲート幅方向の断面図である。

【図6】

液晶装置の各実施の形態におけるTFTアレイ基板をその上に形成された各構成要素と共に対向基板の側から見た平面図である。

【図7】

図6のH-H' 断面図である。

【図8】

液晶装置を用いた電子機器の一例である投射型表示装置の構成図である。

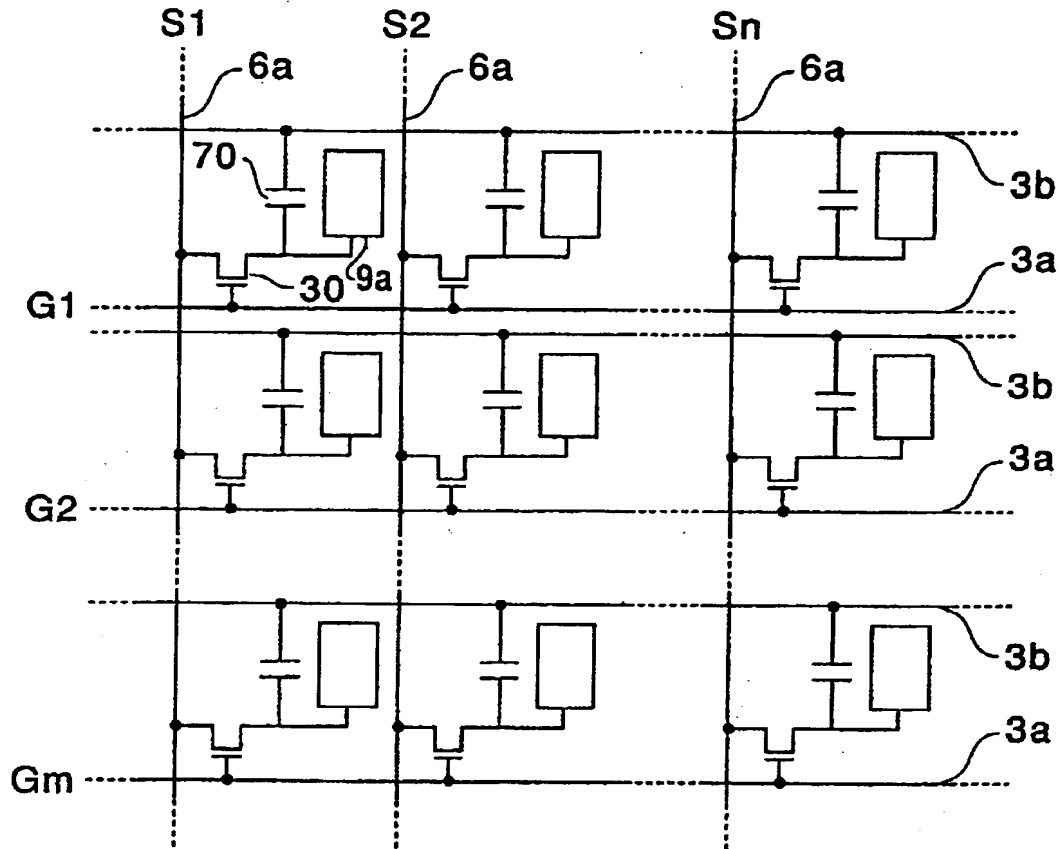
【符号の説明】

- 1 半導体層
- 2 ゲート絶縁膜
- 3 ゲート電極

- 3 a 走査線
- 3 b 容量線
- 5 ソースコンタクト
- 6 a 信号線
- 7 ボディコンタクト
- 8 ドレインコンタクト
- 9 a 画素電極
- 1 0 支持基板

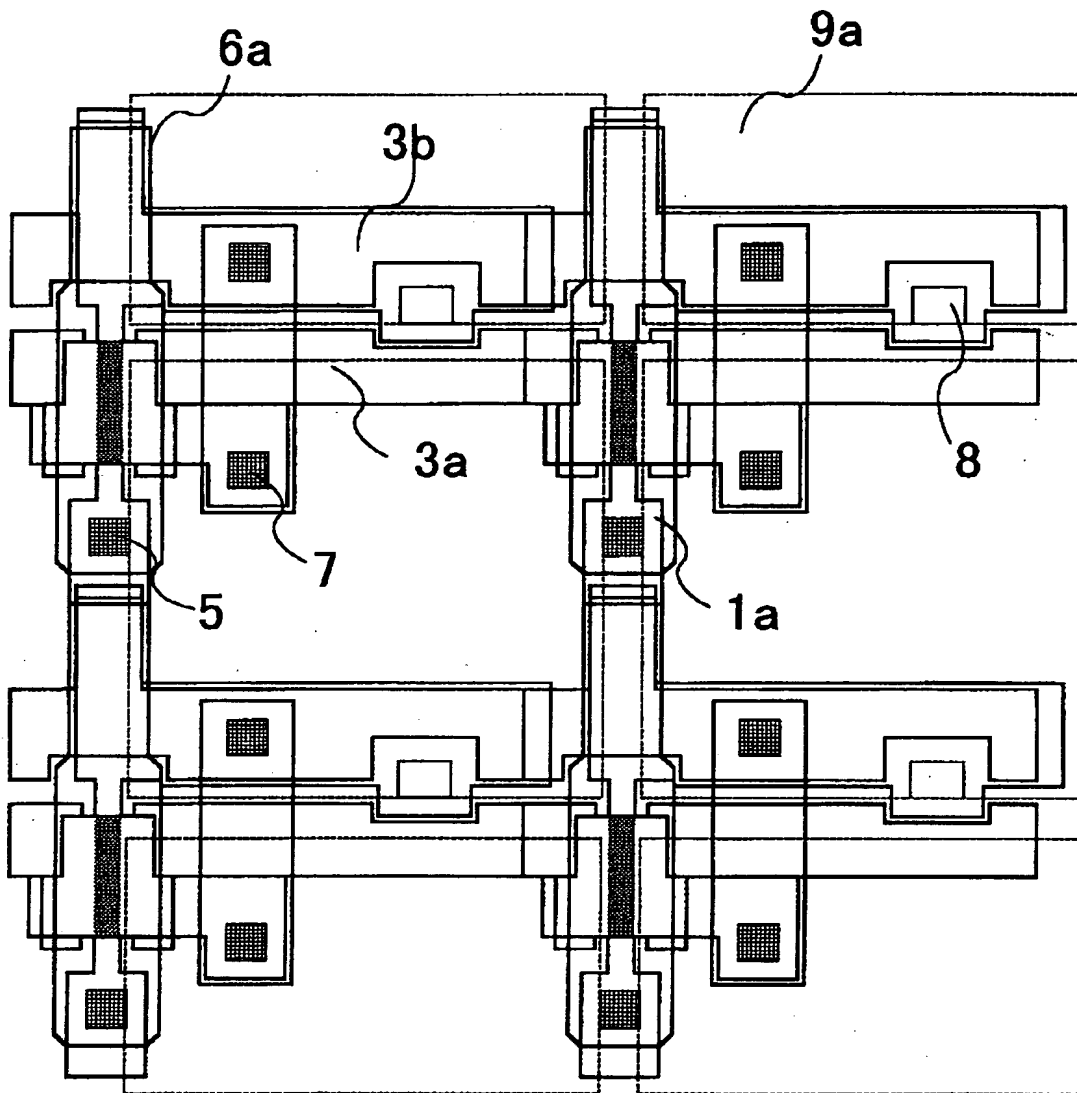
【書類名】 図面

【図 1】

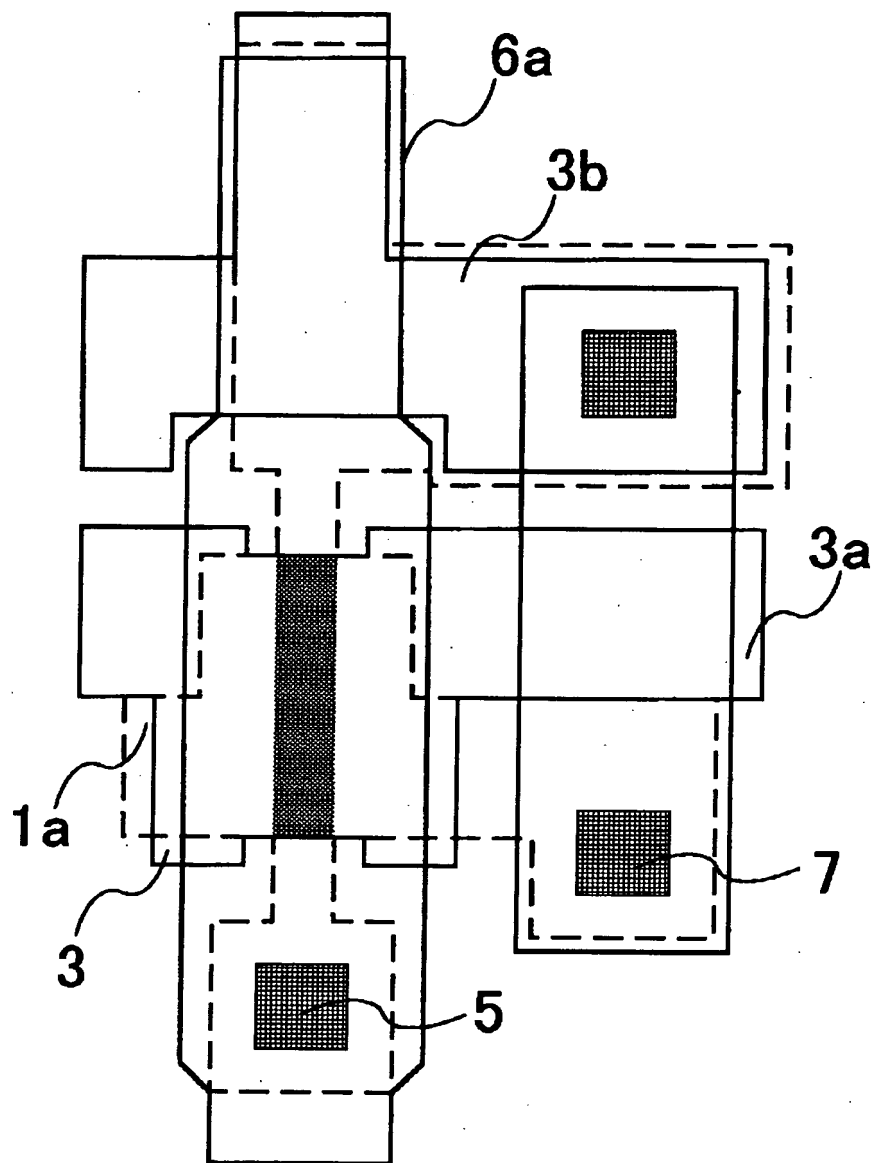




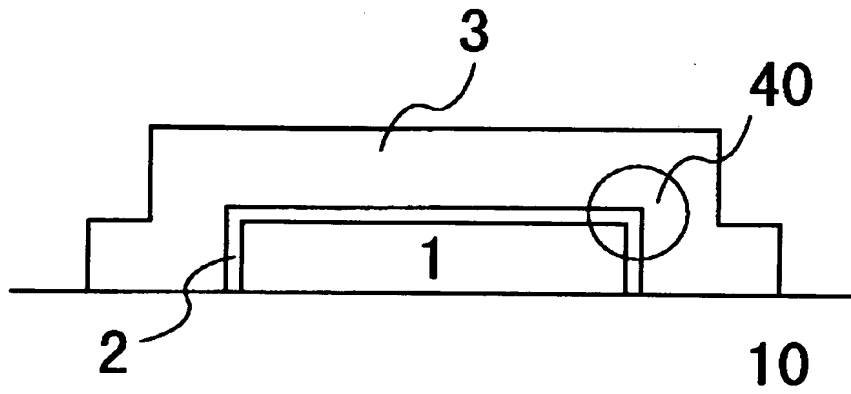
【図 2】



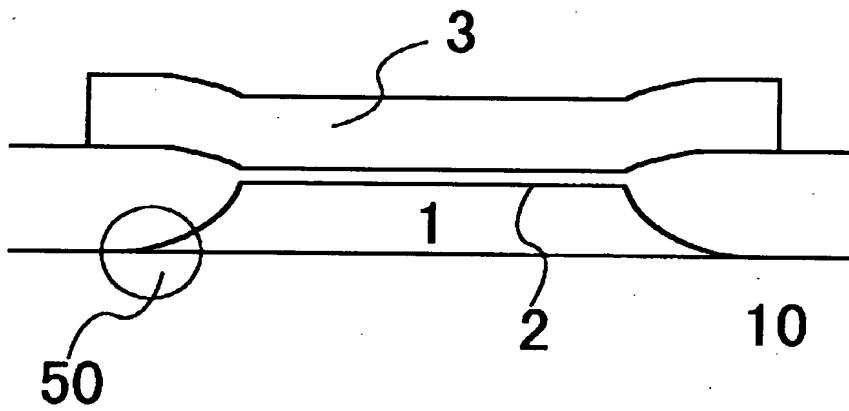
【図3】



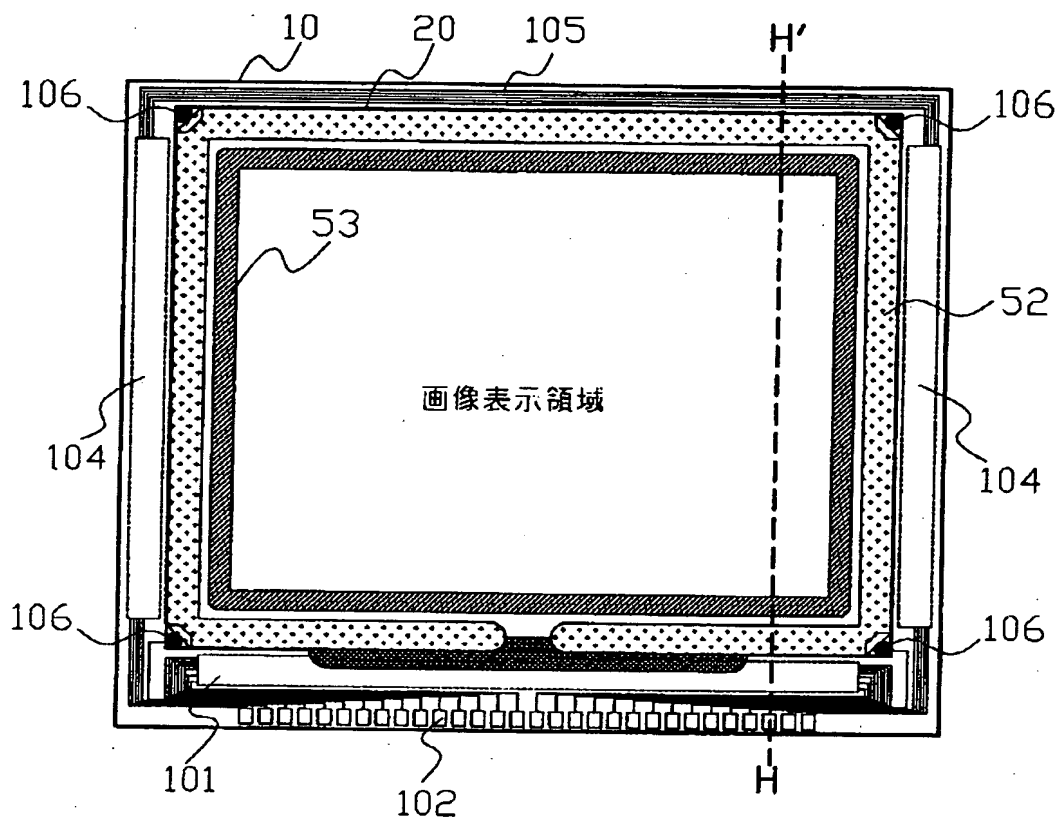
【図 4】



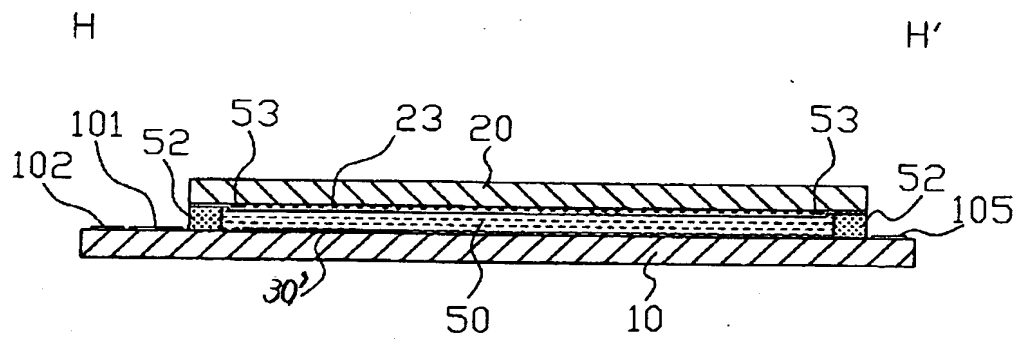
【図 5】



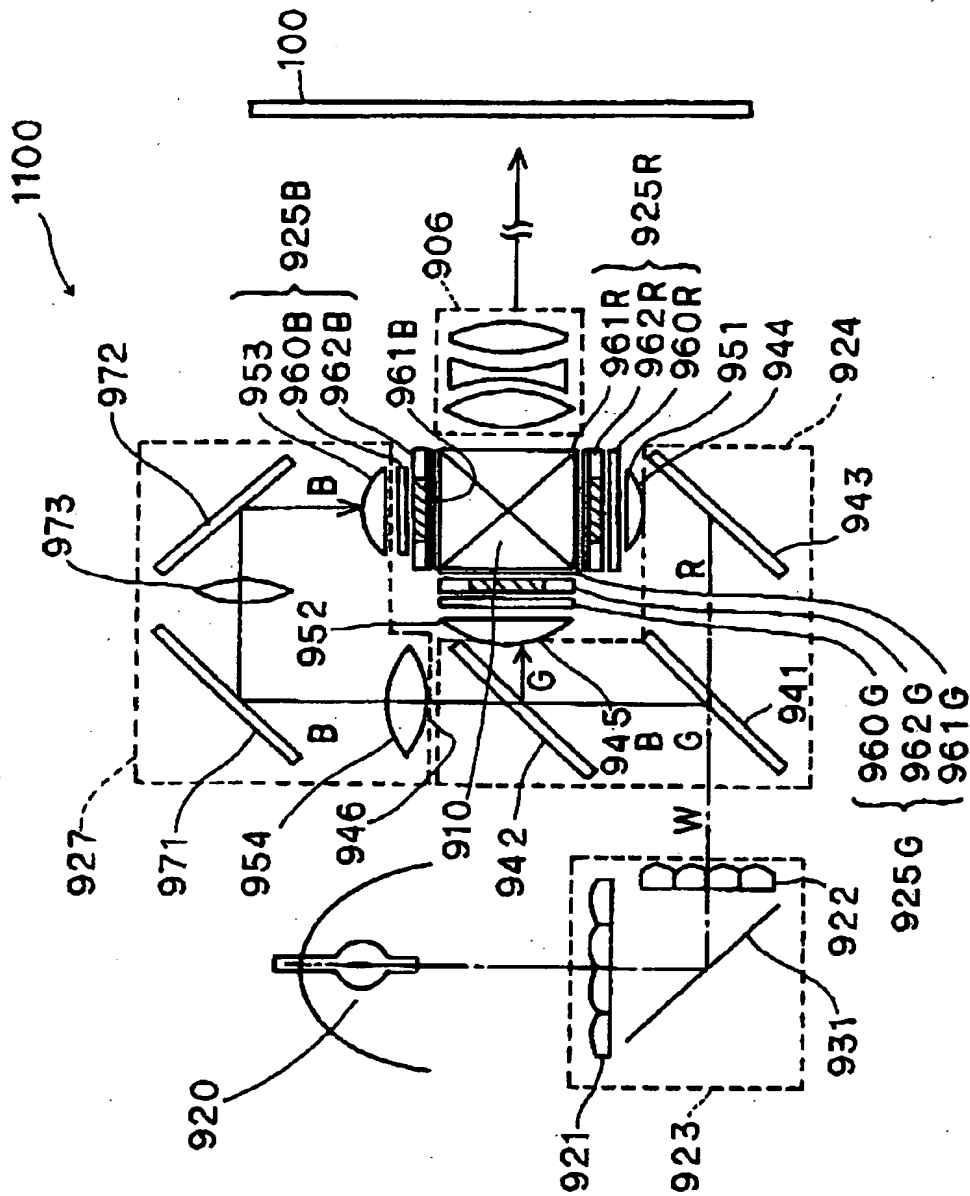
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 絶縁膜により完全に分離された T F T において、分離された半導体層の端部に寄生 M O S F E T を生じさせず、特性ばらつきの小さい T F T を提供すること。

【解決手段】 T F T を形成するゲート電極において、ゲート幅方向の両端部の少なくとも一部は T F T を形成する半導体領域の内部にあり、前記ゲート電極の両端部はゲート長方向に T F T を形成する半導体領域の外部まで延在する。このため、ゲート幅方向の端部に寄生 M O S F E T が生成せず、均一な T F T が得られる。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日  
[変更理由] 新規登録  
住 所 東京都新宿区西新宿2丁目4番1号  
氏 名 セイコーエプソン株式会社